

PAT-NO : JP408082805A
DOCUMENT-IDENTIFIER : JP 08082805 A
TITLE : LIQUID CRYSTAL DISPLAY DEVICE
PUBN-DATE : March 26, 1996

INVENTOR- INFORMATION:

NAME
NISHIKAWA, RYUJI

ASSIGNEE- INFORMATION:

NAME	COUNTRY
SANYO ELECTRIC CO LTD	N/A

APPL-NO : JP06216118

APPL-DATE : September 9, 1994

INT-CL (IPC) : G02F001/1345, G02F001/136

ABSTRACT:

PURPOSE: To prevent the disconnection by moisture, impurities, etc., and to prolong a device life by separating wirings to a plurality on the outer side of regions formed with adhesives, thereby changing wiring patterns without increasing cost.

CONSTITUTION: Gate lines 16L extended from pixel parts are formed on a transparent substrate 10 of glass, etc., formed with interlayer insulating layers coating light shielding layers. The gate lines 16L are connected to external driving circuit elements by TAB at gate input terminals 16. Sealants are formed between the pixel parts and peripheral parts and are adhered on counter substrate sides. The respective gate lines 16L are formed with two

pieces of slits S as erosion stoppers in a line direction between sealants 40 forming regions and the gate input terminals 16T and are separated to three pieces. As a result, the progression of erosion is interrupted by the slits S even if a battery structure is formed between the gate lies 16L and common electrodes 21 by, for example, frost setting, etc., and the erosion of the gate wirings starts.

COPYRIGHT: (C)1996, JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-82805

(43)公開日 平成8年(1996)3月26日

(51)Int.Cl.⁶

G 0 2 F 1/1345
1/136

識別記号

庁内整理番号

F I

技術表示箇所

50

16T

10

16L

S

20

40

50

16T

S

16L

50

16T

S

16L

(21)出願番号 特願平6-216118

(22)出願日 平成6年(1994)9月9日

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者 西川 龍司

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

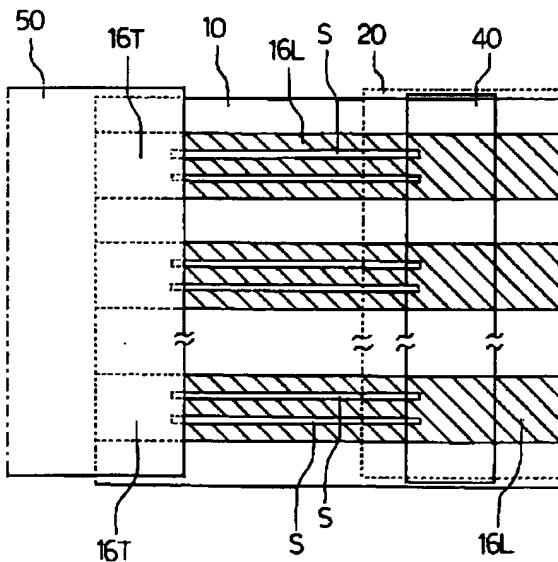
(74)代理人 弁理士 岡田 敬

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】 正スタガーモード TFTを用いた液晶表示装置において、周縁部で露出されたA1ゲートラインが結露により浸食されて断線するのを防ぎ、装置の寿命を延長する。

【構成】 シール剤(40)形成領域の外側のゲートライン(16L)が露出された領域において、スリット(S)を形成し、ラインを複数本に分離する。これにより、ゲートライン(16L)が結露などにより浸食されても、浸食の進行が抑制されるのでラインの断線が防止され、装置の寿命が延長される。



1

【特許請求の範囲】

【請求項1】 対向して配置された2枚の基板と、前記2枚の基板の対向面側で導電層が所定のパターンに形成された配線と、前記2枚の基板間に狭持された液晶と、周縁部で前記2枚の基板を貼り合わせるとともに前記液晶を密封する接着剤とから構成された液晶表示装置において、

前記配線は前記接着剤が形成された領域の外側において、複数本に分離されていることを特徴とする液晶表示装置。

【請求項2】 互いに対向して配置された第1の基板及び第2の基板と、前記第1の基板の対向面上に形成された複数の表示電極、該表示電極の間に形成されたドレインライン、前記表示電極と一体のソース電極、前記ドレインラインと一体のドレイン電極、及び、前記ソース電極と前記ドレイン電極上に積層された半導体層、絶縁層、及び、金属層からなるゲート電極により構成される薄膜トランジスタと、前記薄膜トランジスタ部分と一体で半導体層と絶縁層の積層体上に形成された金属層からなるゲートラインと、前記第1及び第2の基板間に狭持された液晶と、周縁部で前記第1及び第2の基板を貼り合わせるとともに前記液晶を密封する接着剤とから構成された液晶表示装置において、

前記ゲートラインは、前記接着剤が形成された領域の外側において、複数本に分離されていることを特徴とする液晶表示装置。

【請求項3】 前記ゲートラインは、その端部で外部駆動回路素子に接続され、前記接着剤が形成された領域と前記外部駆動回路素子が接続された領域との間の帯域で細線状の金属不在部が1本または複数本開口されて、複数本に分離されていることを特徴とする請求項2記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は液晶表示装置に関し、特に、寿命を延長した液晶表示装置に関する。

【0002】

【従来の技術】 液晶表示装置は薄型、軽量、低消費電力などの特徴があり、OA機器、AV機器などの分野で実用化が進んでいる。特に、スイッチング素子として、薄膜トランジスタ（以下、TFTと略す）を用いたアクティブマトリクス型は、原理的にデューティ比100%のステティック駆動をマルチプレクス的に行うことができ、大画面、高精細な動画ディスプレイに使用されている。

【0003】 アクティブマトリクス型液晶表示装置は、マトリクス状に配置された表示電極と各表示電極に接続されたTFTを有する基板（TFT基板）と、共通電極を有する基板（対向基板）を貼り合わせ、隙間に液晶を封入することにより構成される。TFTは表示電極への

2

データ信号入力を選択するスイッチング素子であり、ゲート電極、ドレイン電極、ソース電極、及び、非単結晶半導体層より構成される。それぞれの電極はゲートライン、ドレインライン及び表示電極に接続され、また、非単結晶半導体層はアモルファスシリコン（a-Si）やポリシリコン（p-Si）であり、チャンネル層として機能する。ゲートライン群は線順次に走査選択されて1走査線上の全てのTFTをONとし、これと同期したデータ信号が各ドレインラインを介してそれぞれの表示電極に入力される。共通電極は走査信号に同期して電圧が設定されて、対向する各表示電極との間の電圧により間隙の液晶を駆動し、これにより光の透過率が表示画素ごとに調整されこれらの光の合成が表示画像として視認される。

【0004】 TFTとして、ゲートを上層に配した正スタガーモードを用いた場合、TFT基板の製造はマスク数3枚で製造が可能であり、コストが低い。図2は、正スタガーモードTFTを用いた液晶表示装置の画素部の平面図（a）と断面図（b）である。互いに交差して配置されたゲートライン（16L）とドレインライン（13L）に囲まれた領域には表示電極（13P）が形成され、両ライン（16L, 13L）の交差部に形成されたTFTのソース（13S）に接続されている。

【0005】 表示電極（13P）とドレインライン（13L）は、Crなどからなる遮光層（11）と、これを覆うSiNxなどからなる層間絶縁層（12）が形成された基板（10）上でITOなどにより形成されている。表示電極（13P）及びドレインライン（13L）の一部は互いに近接されて、それぞれソース電極（13S）及びドレイン電極（13D）となっており、両電極（13S, 13D）上には、チャンネル層となるa-Si（14）、SiNxなどのゲート絶縁層（15）、及び、Alなどのゲート電極（16G）が積層されてTFTを構成している。ゲートライン（16L）は、TFT部と一体のa-Si（14）とゲート絶縁層（15）からなる積層体上に配置されており、ゲート電極（16G）と一体でAlにより形成されている。また、a-Si（14）とソース電極（13S）、及び、a-Si（14）とドレイン電極（13D）の間には、磷などの不純物イオンを大量に注入にして抵抗を下げたN+型a-Si（14N）を介在させ、オーミック特性を向上している。これらを覆う全面には、液晶の配向を制御する目的で、ポリイミドなどの配向膜（17）を形成し所定のラビング処理を施すことにより表面処理がなされている。

【0006】 ここのような構造のTFT基板に対向して配置された基板（20）上には、ITOの共通電極（21）が全面的に形成され、更に表面には、TFT基板側と同様に配向膜（22）が形成され、対向基板となっている。これらTFT基板と対向基板は、エポキシ樹脂など

3

のシール剤によって周辺部で固定することにより数 μm の間隙を持って貼り合わされ、この間隙に液晶(30)を注入して、注入口を封止剤で塞いで液晶が密封される。

【0007】図3はゲート側基板端の平面図であり、図4はその断面図である。層間絶縁層(12)が形成された基板(10)上には、画素部と同一構造でa-S1(14)とゲート絶縁層(15)の積層体上に形成されたゲートライン(16L)が延在されている。ゲートライン(16L)の端部は外部接続用のゲート入力端子(16T)となっている。基板(20)は基板(10)よりもやや小さくゲート入力端子(16T)部を露出して貼り合わされ、基板(20)の端縁に沿って形成されたシール剤(40)により接着され、内部の液晶(30)を密封している。

【0008】このように構成されたパネルは更に、TAB(Tape Automated Bonding)により外部駆動回路素子が接続される。即ち、高分子フィルムなどのフレキシブル基板(50)上にCu箔などの導電層(51)が形成され、ドライバL S Iがポンディング搭載されたTCP(Tape Carrier Package)が、ACF(Anisotropic Conductive Film: 異方性導電膜)(52)により基板(10)側のゲート入力端子(16T)に接続されている。

【0009】

【発明が解決しようとする課題】図3に示すように、画素部から延在されたゲートライン(16L)は、入力端子(16T)部でTABなどにより外部接続されるが、シール剤(40)が形成された領域とTABが形成された領域の間には、実装上の制約から、数mmの距離がある。この帯域ではゲートライン(16L)が露出されたままであるので、水分や異物などが付着しやすく、劣化の原因となっていた。特に、ゲート配線を形成するA1は低抵抗ではあるが、活性な金属であるため、結露などにより劣化しやすく、断線につながる場合もある。

【0010】また、貼り合わせの際のアライメントの限界から、基板(20)の端部がシール剤(40)の外側にせりだされるため、基板(20)上に形成された共通電極(21)が、シール剤(40)形成領域の外側において液晶層(30)の厚さに相当する数 μm の距離で基板(10)側のゲートライン(16L)に対向する構造となる。A1は還元作用が強く、また、ITOは酸化作用が強く、標準電極電位、即ち、ある溶液と各元素電極との電位差により電気化学反応の起こり易さを示したもの、において、差が大きい。そのため、湿気雰囲気や不純物雰囲気などにより、両金属間に電解質が介在されると電池反応が生じて、金属電極の腐食が起こる。

【0011】従来のように、共通電極(21)がせりだしてゲートライン(16L)に対向する構造では、この部分に微小な水滴が付着すれば、これが電解質溶液となって電池構造が形成され、H₂を発生して、ゲート配線

4

A1が溶け出していた。経験的にこのような問題は100時間程度が経過した後に生じており、装置完成時には発見されにくく、また、日常の装置の取り扱いにおいて僅かの水分が吸着しても、微細なパターンに形成された配線には十分な湿気雰囲気となるため、電気化学反応を引き起こし、金属配線を浸食して劣化や断線の原因となり、装置の寿命を縮めることとなっていた。

【0012】

【課題を解決するための手段】本発明はこの課題を解決するために成されたもので、第1に、対向して配置された2枚の基板と、前記2枚の基板の対向面側で導電層が所定のパターンに形成された配線と、前記2枚の基板間に狭持された液晶と、周縁部で前記2枚の基板を貼り合わせるとともに前記液晶を密封する接着剤とから構成された液晶表示装置において、前記配線は前記接着剤が形成された領域の外側において、複数に分離されている構成である。

【0013】第2に、互いに対向して配置された第1の基板及び第2の基板と、前記第1の基板の対向面側に形成された複数の表示電極、該表示電極の間に形成されたドレインライン、前記表示電極と一体のソース電極、前記ドレインラインと一体のドレイン電極、及び、前記ソース電極と前記ドレイン電極上に積層された半導体層、絶縁層、及び、金属層からなるゲート電極により構成される薄膜トランジスタと、前記薄膜トランジスタ部と一体で半導体層と絶縁層上に形成された金属層からなるゲートラインと、前記第1及び第2の基板間に狭持された液晶と、周縁部で前記第1及び第2の基板を貼り合わせるとともに前記液晶を密封する接着剤とから構成された液晶表示装置において、前記ゲートラインは、前記接着剤が形成された領域の外側において、複数に分離されている構成である。

【0014】第3に、第2の構成において、前記ゲートラインは、その端部で外部駆動回路素子に接続され、前記接着剤が形成された領域と前記外部駆動回路素子が接続された領域の間の帯域に、細線状の金属不在領域が1本または複数本開口されて、複数本に分離されている構成である。

【0015】

【作用】前記第1の構成で、1本のラインを複数本に分離することによりことにより、結露などによる金属配線の浸食の進行が中断され、非連続的に分断されるので、浸食の進行の速度が低下し、完全な断線にまで至るのが防がれる。前記第2の構成で、省マスクプロセスにより製造される正スタガー型において、上層に配されて基板表面に露出されたゲートラインを複数本に分離することにより、結露などによるゲート金属の浸食の進行が中断され、非連続的に分断されるので、浸食の進行の速度が低下し、断線が防がれる。

【0016】前記第3の構成で、前記接着剤の形成領域

50

と外部駆動回路素子との接続領域の間の帯域において、ゲートラインが基板表面に露出されるので、この部分でゲートラインを複数本に分離することにより、浸食の進行を食い止め、断線を防止することができる。

【0017】

【実施例】統いて、本発明の実施例を図面を参照しながら説明する。図1は、本実施例に係る液晶表示装置の周縁部の平面図である。断面は図4と同じ構造であり、画素部は図2と同じ構造である。また図1において、従来例の図3と同じものについては同一の符号を付している。

【0018】遮光層(11)を被覆する層間絶縁層(12)が形成されたガラスなどの透明な基板(10)上には、画素部から延在されたゲートライン(16L)が形成されている。ゲートライン(16L)は同一パターンのa-S1(14)とゲート絶縁層(15)からなる積層体上に形成されている。ゲートライン(16L)は、更に、ゲート入力端子(16T)で外部駆動回路素子とTABにより接続されている。画素部と周縁部との間ではシール剤(40)が形成され対向基板側に接着される。

【0019】各ゲートライン(16L)は、シール剤(40)形成領域とゲート入力端子(16T)の間で、ライン方向に浸食ストッパーとして2本のスリット(S)が形成され、3本に分離されている。これにより、例え、結露などによりゲートライン(16L)と共に通電極(21)の間に電池構造が形成されてゲート配線A1の浸食が始まても、スリット(S)により浸食の進行が一々中断されるので、浸食の速度を遅くすることができる。このため、完全な断線にまで至るには相当の時間を要することになるので、装置の寿命を延長することができる。

【0020】特に、スリット(S)は、シール剤(40)の形成領域とTAB接続のためのACF(52)形成領域の両方にかかるように形成することにより、外部に露出された全領域において、ゲートライン(16L)の浸食がストップされ、より寿命が延長される。このような液晶表示装置は次のように製造される。まず、ガラスなどの透明な基板(10)上に、Crをスパッタリングにより2000Å程度の厚さに積層し、これをエッチングすることにより遮光層(11)を形成する。統いて、S1N_xをCVDにより成膜して層間絶縁層(12)を形成し、遮光層(11)を被覆する。次に、層間絶縁層(12)上に、ITOをスパッタリングにより1000Å程度の厚さに、N+a-S1(14N)を200~300Å程度の厚さに順次積層し、これら両膜(12, 14N)をエッチングすることにより、表示電極(13P)、ドレインライン(13L)、ソース電極(13S)及びドレイン電極(13D)を形成する。次に、ソース・ドレイン配線(13)が形成された基板上

に、プラズマCVDによりa-S1(14)を500~1000Å程度の厚さに積層し、引き続き、プラズマCVDによりゲート絶縁層(15)となるS1N_xを200~4000Åの厚さに積層し、次に、ゲート配線(16)となるA1をスパッタリングにより4000Å程度の厚さに積層する。このように順次積層されたA1、S1N_x、a-S1、及びN+a-S1は同一のマスクを用いたエッチングにより不要な部分を除去する。これにより、ソース及びドレイン電極(13S, 13D)上にN+a-S1(14N)、a-S1(14)、ゲート絶縁層(15)及びゲート電極(16G)が積層されてTFTが形成されるとともに、S1N_xとa-S1の積層体上のA1からなるゲートライン(16L)及びゲートライン(16L)と一体のゲート入力端子(16T)が形成される。また、この時、ゲートライン(16L)中のシール剤(40)形成領域とACF(52)形成領域との間の帯域では、ライン(16L)に沿ってスリット(S)が開けられゲートライン(16L)が3本に分離されている。表示画素部表面にはポリイミドの配向膜(17)が形成されて、TFT基板が完成する。

【0021】一方の基板(20)上にはITOの共通電極(21)が形成されて対向基板が構成され、TFT基板に対向して配置されている。これら両基板の間隙には液晶(30)が注入され周囲に形成されたシール剤(40)により密封されるとともに、両基板が貼り合わされている。このように構成されたパネルは更に、外部駆動回路素子がTAB(50, 51, 52)によりゲート入力端子(16T)で接続される。

【0022】スリット(S)の幅は、ゲートライン(16L)の浸食ストッパーとしての機能とは無関係であるので、ライン(16L)の配線抵抗増大を抑えるために、できるだけ狭いことが望ましい。1ラインについてのスリット(S)の本数が多い程、断線防止の効果は高い。スリット(S)は、エッチングにより開けられるため、幅や本数はエッチング精度により制限されるが、本実施例では、50μm幅のライン(16L)中に、2~3μm幅のスリット(S)を2本形成することにより、断線が著しく減少するとともに、ライン抵抗の増大はなかった。

【0023】以上説明したように、TFT基板はマスク数3枚のプロセスにより製造され、低コストであるとともに、ゲートライン(16L)のパターンを変更するだけで、断線が防止され、寿命が延長される。

【0024】

【発明の効果】以上の説明から明らかな如く、本発明により、コストを増大させることなく、配線のパターンを変更するのみで、湿気や不純物などによる断線が防がれ、装置の寿命が延長された。

【図面の簡単な説明】

【図1】本発明の実施例に係る液晶表示装置の要部を示

7

8

す平面図である。

【図2】液晶表示装置の画素部の平面図と断面図である。

【図3】液晶表示装置の端部の平面図である。

【図4】液晶表示装置の端部の断面図である。

【符号の説明】

10, 20 透明基板

11 遮光層

12 層間絶縁層

13 ソース・ドレイン配線

14 a-Si

15 ゲート絶縁層

16 ゲート配線

17, 22 配向膜

21 共通電極

30 液晶

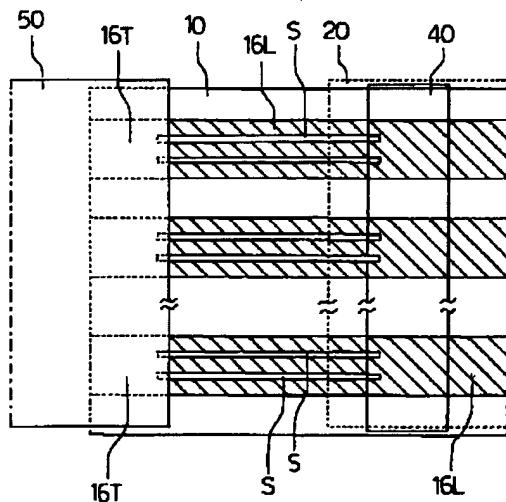
40 シール剤

50 フレキシブル基板

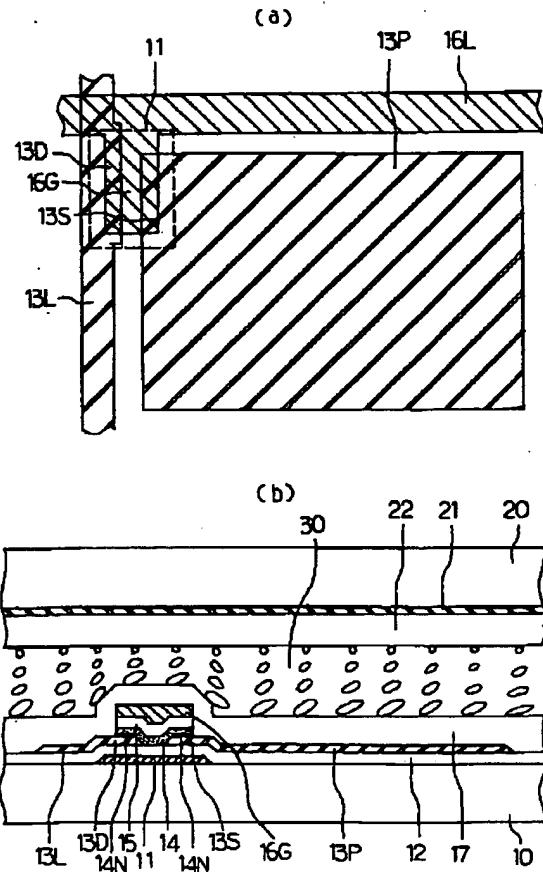
51 導電層

10 52 ACF

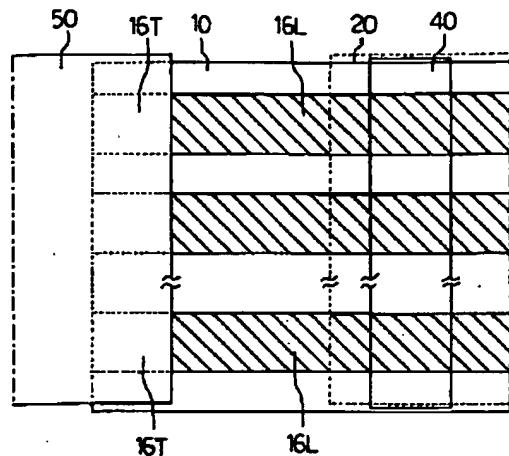
【図1】



【図2】



【図3】



【図4】

